

DE 19536523 A1

For the production of a gate electrode, in a microelectronic circuit, a gate oxide (2) is formed on a substrate (1). An auxiliary layer is deposited, and structured at the gate electrode position. A layer is deposited, of a material to form the gate electrode, and a spacer (5) is etched on it. The auxiliary layer is removed, and the spacer (5) is used as the gate electrode. A silicide is used to form the spacer. The gate oxide layer (2) carries a layer (3) of polysilicon applied in a plasma chemical vapour deposition process.



①9 BUNDESREPUBLIK
DEUTSCHLAND



DEUTSCHES
PATENTAMT

⑫ **Offenlegungsschrift**
⑩ **DE 195 36 523 A 1**

⑤① Int. Cl.⁸:
H 01 L 21/336

②① Aktenzeichen: 195 36 523.2
②② Anmeldetag: 29. 9. 95
②③ Offenlegungstag: 3. 4. 97

DE 195 36 523 A 1

⑦① Anmelder:
Siemens AG, 80333 München, DE

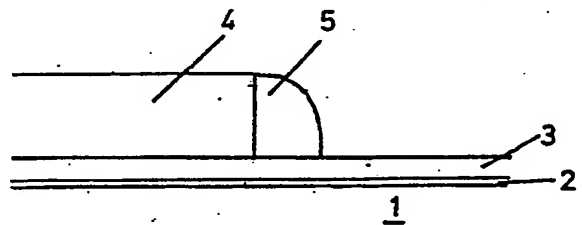
⑦② Erfinder:
Rauter, Gerhard, 93161 Sinzing, DE; Enders,
Gerhard, Dipl.-Phys., 82140 Olching, DE

⑤⑥ Entgegenhaltungen:
US 49 92 387
US 43 58 340
EP 02 23 994 A2

Prüfungsantrag gem. § 44 PatG ist gestellt

⑤④ Verfahren zur Herstellung einer Gateelektrode

⑤⑦ Die Erfindung betrifft ein Verfahren zur Herstellung einer Gateelektrode in einer mikroelektronischen Schaltung. Dabei wird erfindungsgemäß eine Hilfsschicht aufgebracht und diese strukturiert und an den so erzeugten Flanken ein Spacer erzeugt, der direkt zur Bildung der Gateelektrode verwendet wird.



DE 195 36 523 A 1

Beschreibung

Die Erfindung betrifft ein Verfahren zur Herstellung einer Gateelektrode in einer integrierten Schaltung.

Bei Halbleiterprodukten mit extrem hoher Integrationsdichte, beispielsweise bei integrierten Halbleiterspeichern, ist vielfach die Strukturfeinheit der Fotolithographie der limitierende Faktor.

Zudem treten bei der Strukturierung der einzelnen Ebenen einer Halbleiterschaltung in der Regel unerwünschte Schwankungen der Breite des Fotolacks auf. Solche Schwankungen können durch Schichtdickenschwankungen des Fotolacks, Schwankungen der Lichtempfindlichkeit des Fotolacks, einer nicht optimalen Fokuseinstellung am Belichtungsgerät, oder geringfügigen Schichtdickenschwankungen von Schichten unter dem Fotolack hervorgerufen werden. Ebenso können Schwankungen der Schichtreflexion der unter dem Fotolack liegenden Schicht sowie generell eine zu hohe Reflektivität der Schicht unter dem Fotolack zu Ungenauigkeiten bei der Strukturierung führen.

Daher werden die Schwankungen der oben genannten Parameter mit hohem Kontrollaufwand möglichst klein gehalten. Weiterhin ist es nötig einen Sicherheitsvorhalt in der Strukturgröße einzubauen, um bei den unvermeidlichen Schwankungen keine Ausfälle oder Beeinträchtigungen der elektrischen Funktion zu erhalten.

Der Erfindung liegt die Aufgabe zugrunde, ein Verfahren der eingangs genannten Art zu schaffen, mit dem auf besonders einfache und präzise Weise sublithographische Strukturen und insbesondere Gateelektroden geschaffen werden können.

Die Lösung dieser Aufgabe erfolgt mit den Merkmalen des Anspruchs 1. Vorteilhafte Weiterbildungen der Erfindung sind in den Unteransprüchen beschrieben.

Nach dem Grundgedanken der Erfindung wird auf einem Substrat ein Gateoxid erzeugt, eine Hilfsschicht abgeschieden und an der Stelle, an der die Gateelektrode erzeugt werden soll, strukturiert, eine Schicht eines Materials, das die Gateelektrode bildet, abgeschieden, aus dieser Schicht ein Spacer geätzt, die Hilfsschicht entfernt und der Spacer als Gateelektrode verwendet.

Das erfindungsgemäße Verfahren ermöglicht die Herstellung von sublithographischen Strukturen. Die Größe des Spacers und damit der Gateelektrode hängt nun nur von der Dickenschwankung der abgeschiedenen Schicht ab. Da sich die Schichtdickenschwankungen in engeren Grenzen beherrschen lassen als die Schwankungen eines Fototechnik-Lackmaßes, erhält man eine schmalere Verteilung der Strukturweiten. Insbesondere ist durch dieses Verfahren auch gewährleistet, daß mit immer kleiner werdenden Strukturen unabhängig von topographischen Voraussetzungen auch die Strukturbreitenschwankung reduziert wird.

Weiterhin ist herauszustellen, daß zur Erzeugung von sublithographischen Strukturen der so erzeugte Spacer auch als Ätzmaske verwendet werden könnte. Ein Vorteil der Erfindung liegt jedoch darin, daß der Spacer direkt die zu erzeugende Struktur bildet, wodurch eine Vereinfachung und eine besonders präzise Durchführung des Verfahrens erreicht wird.

Die zur Spacerbildung und Gateelektrodenherstellung verwendete Schicht besteht üblicherweise aus Polysilizium. In einer Weiterbildung der Erfindung wird zur Spacerbildung Silizid eingesetzt.

Auf das Gateoxid wird in einer besonders günstigen Ausführungsform des Verfahrens zunächst eine dünne

Schicht Polysilizium mit einer Dicke von ca. 100 nm aufgebracht. Diese dient als Ätzstop bei der Entfernung der Hilfsschicht, die üblicherweise aus CVD-Oxid besteht, um das unter der Polysiliziumschicht liegenden Gateoxid zu schützen.

Die Verwendung von Plasma-CVD im Abscheide- oder Ätzmode ist besonders bevorzugt, da dadurch das Verfahren auch bei niedrigen Temperaturen von ungefähr 400°C angewandt werden kann.

Auch zur Strukturierung von Mehrlagenschichten wie bei 4M, 16M oder 64M Speicherbausteinen ist das Verfahren geeignet.

Zudem kann durch das erfindungsgemäße Verfahren auf den Einsatz von teurem Maskenmaterial, wie z. B. Phasenmasken, verzichtet werden. Weiterhin können sehr kostenaufwendige Lithographieverfahren, wie z. B. Röntgenlithographie, ersetzt werden.

Nachfolgend wird das erfindungsgemäße Verfahren unter Bezugnahme auf die Zeichnung näher erläutert. Die einzige Figur zeigt den Schichtaufbau nach Ablauf eines Teils des Herstellungsverfahrens.

Auf einem Siliziumsubstrat 1 wird in einem Vorprozeß ein Gateoxid 2 erzeugt. Im nächsten Schritt wird eine dünne Polysiliziumschicht 3 von ca. 100 nm abgeschieden. Diese kann eventuell auch im Plasma-CVD-Verfahren abgeschieden werden. Im nächsten Schritt wird eine relativ dicke Oxidschicht 4 mit einer Dicke von ca. 0,5 bis 1 µm abgeschieden. Dies erfolgt ebenfalls im CVD-Verfahren (chemical vapor deposition). Die Oxidschicht 4 wird im nächsten Schritt fotolithographisch strukturiert, wobei insbesondere die Stellen strukturiert werden, an denen das Gate erzeugt werden soll. An den Flanken der so strukturierten Oxidschicht 4 werden Spacer 5 durch konforme Abscheidung einer Polysiliziumschicht und anschließende anisotrope Ätzung erzeugt. Dieser Verfahrensstand ist in der Figur dargestellt. Beim Ätzen der Spacer 5 ist darauf zu achten, daß die dünne Polysiliziumschicht 3 nicht durchgeätzt wird. Mit einer Fototechnik werden im nächsten Schritt freie Gebiete abgedeckt. Die Oxidschicht 4, die nur hilfweise aufgebracht wurde, um an den in ihr erzeugten Flanken die Spacer 5 ätzen zu können, wird durch einen Ätzschritt entfernt. Die dünne Polysiliziumschicht 3 dient dabei als Ätzstop und als Schutz für die darunter liegende Gateoxidschicht 2. Ebenso werden die zuvor mit der Fototechnik abgedeckten freien Gebiete vor einer unbeabsichtigten Ätzung geschützt. Nach dem Ätzen der Oxidschicht 4 wird der bei der Fototechnik aufgebrauchte Lack wieder entfernt. Der aus Polysilizium gebildete Spacer 5 wird jetzt als Gateelektrode verwendet und entsprechend durchstrukturiert. In Bereichen, an denen kein Polysilizium bleiben soll, wird dieses entfernt. Die Polysiliziumschicht 3 kann problemlos entfernt werden, da diese im Vergleich zu der Gateelektrode sehr dünn ist und bei einer anisotropen Ätzung die Gateelektrode nur unwesentlich kleiner wird.

Im folgenden kann der Prozeß in üblicher Weise fortgesetzt werden. Hier bietet sich auch das CMP-Verfahren an.

Patentansprüche

1. Verfahren zur Herstellung einer Gateelektrode in einer mikroelektronischen Schaltung bei dem auf einem Substrat (1) ein Gateoxid (2) erzeugt wird, eine Hilfsschicht abgeschieden und an der Stelle, an

der die Gateelektrode erzeugt werden soll, strukturiert wird,

eine Schicht eines Materials, das die Gateelektrode bildet, abgeschieden wird,

aus dieser Schicht ein Spacer (5) geätzt wird,

die Hilfsschicht entfernt wird, und

der Spacer (5) als Gateelektrode verwendet wird.

2. Verfahren nach Anspruch 1, dadurch gekennzeichnet, daß Silizid zur Spacerbildung eingesetzt wird.

3. Verfahren nach einem der vorhergehenden Ansprüche, dadurch gekennzeichnet, daß auf die Gateoxidschicht (2) eine Polysiliziumschicht (3) aufgebracht wird.

4. Verfahren nach einem der vorhergehenden Ansprüche, dadurch gekennzeichnet, daß Polysilizium im Plasma-CVD-Abscheideverfahren aufgebracht wird.

Hierzu 1 Seite(n) Zeichnungen

